

# Optimisation de la taille des mémoires tampons pour des applications modélisées par un système Dataflow à fonctionnement irrégulier

## Mots clés :

- **Directeur de thèse** : Alix Munier
- **Co-encadrant(s)** :
- **Unité de recherche** : Laboratoire d'informatique de Paris 6
- **Ecole doctorale** : École Doctorale Informatique, Télécommunications, Électronique de Paris
- **Domaine scientifique principal**: Divers

## Résumé du projet de recherche (Langue 1)

La conception de systèmes embarqués est un processus industriel central qui pose de nombreux problèmes d'optimisation. Dans ce contexte, le formalisme des Synchronous Data Flow (en abrégé SDF), introduit en 1987 par Lee et Messerschmitt pour modéliser une application concurrente à exécuter sur une architecture parallèle, est devenu un standard utilisé à la fois dans l'industrie et dans la recherche pour étudier et simuler ces applications. Une des principales limitations de ce modèle est que le comportement des applications considérées est statique. Pour pallier à ce problème, de nombreux auteurs ont étendu ce formalisme de sorte à modéliser des applications avec un comportement dynamique. Le principal inconvénient est que ces extensions ne permettent plus une étude prédictive des systèmes et ne sont généralement utilisées que pour accélérer leur simulation. Le but de cette thèse est de développer un ensemble d'outils algorithmiques pour évaluer la vivacité et le débit dans le pire des cas pour deux extensions dynamiques des SDF qui permettent une extension significative de leur pouvoir de modélisation. Ces outils seront utilisés pour le développement d'algorithmes originaux pour le problème du dimensionnement des mémoires tampons sous contrainte de débit. Ils seront validés à la fois d'une manière théorique (par la démonstration d'un ratio d'approximation à chaque fois que cela sera possible) et sur un ensemble de jeux d'essais académiques ou industriels. Cette thèse est financée sur le projet DIM LSC TATAMI. Elle doit être réalisée en co-direction entre d'un part Jean-Marc Delosme (IBISC, Université Evry Val d'Essonne) et Alix Munier Kordon (LIP6, Université Paris 6).

## Résumé du projet de recherche (Langue 2)

Le défi de cette thèse est de trouver des certificats pertinents associés aux classes de réseaux non statiques étudiées. Ces certificats sont indispensables pour tester efficacement les solutions obtenues lors de l'optimisation des mémoires tampons, mais également pour toute stratégie de placement ou de routage sur une architecture multi-coeur. Les enjeux sont donc liés directement à la définition d'algorithmes efficaces pour l'exécution de ces applications sur ces architectures.

## Informations complémentaires (Langue 1)

Plusieurs équipes académiques ont une activité de recherche basée sur les SDF et sont susceptibles d'accueillir le candidat pour un séjour de quelques semaines (par exemple à Berkeley au sein du projet « Ptolemy » ou à l'Université d'Eindhoven au sein de l'«Electronic System group »).

## Informations complémentaires (Langue 2)

Cette thèse doit être réalisée en collaboration entre le LIP6 (Université Paris 6) et le laboratoire IBISC (Université d'Evry Val d'Essonne). Elle revêt un aspect clairement multidisciplinaire se situant à l'intersection entre « recherche opérationnelle » et « architecture ». Ce sujet a toutes les chances d'aboutir à la mise en place d'une méthodologie originale et efficace pour répondre aux attentes des concepteurs d'architecture.